



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07175050 A**(43) Date of publication of application: **14 . 07 . 95**

(51) Int. Cl.

**G02F 1/1333****G02F 1/1333****G02F 1/136**(21) Application number: **05322667**(22) Date of filing: **21 . 12 . 93**(71) Applicant: **FUJITSU LTD**

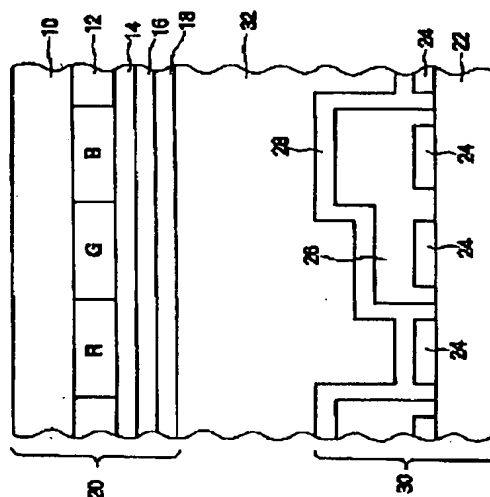
(72) Inventor: **KATAYAMA YOSHIJIROU**  
**TASHIRO KUNIHIRO**  
**TAKEDA ARIHIRO**  
**KAMATA TAKESHI**  
**HASEGAWA TADASHI**

**(54) LIQUID CRYSTAL PANEL****(57) Abstract:**

**PURPOSE:** To produce a multi-gap type liquid crystal panel capable of improving a color reproducibility at a normal black mode by forming a step controlling a thickness of a liquid crystal layer in high accuracy and in good reproducibility.

**CONSTITUTION:** In counter substrate 30 placed under a color filter substrate 20 opposedly to it through a liquid crystal layer 32, a topcoat 26 having  $1.7\mu\text{m}$  thickness is formed on an ITO electrode 24 of a B pixel part, the topcoat 26 having  $0.6\mu\text{m}$  thickness is formed on the ITO electrode 24 of a G pixel part and the topcoat is not formed on the ITO electrode 24 of a R pixel part. IN this way, the step is formed by the topcoat 26 on the ITO electrode 24 of the counter substrate 30, the thickness of the liquid crystal layer 32 corresponding to the R pixel part, G pixel part and B pixel part are controlled at  $5.4\mu\text{m}$ ,  $4.8\mu\text{m}$  and  $3.7\mu\text{m}$  respectively by this step.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7-175050

(43) 公開日 平成7年(1995)7月14日

(51) Int. Cl. °

G 0 2 F 1/1333

識別記号

庁内整理番号

F I

技術表示箇所

5 0 0

1/136

5 0 0

審査請求 未請求 請求項の数 7

O L

(全 1 2 頁)

(21) 出願番号 特願平 5-322667

(22) 出願日 平成5年(1993)12月21日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 片山 良志郎

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 田代 国広

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 武田 有広

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 北野 好人

最終頁に続く

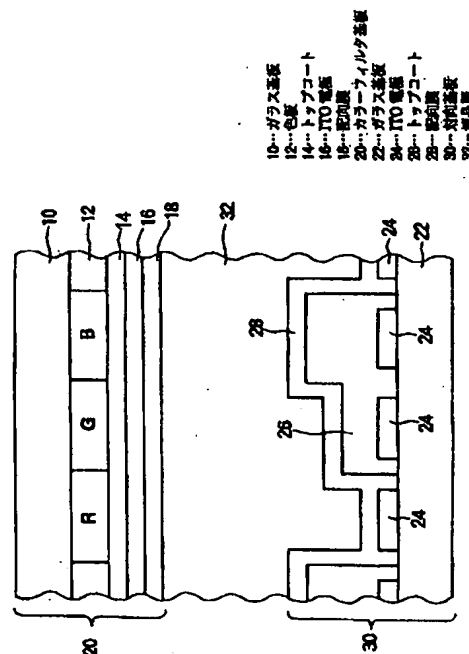
(54) 【発明の名称】 液晶パネル

(57) 【要約】

【目的】 本発明は、液晶層の厚さを制御する段差を高精度かつ再現性よく形成して、ノーマリーブラックモードにおける色再現性を改善することができるマルチギャップ方式の液晶パネルを提供することを目的とする。

【構成】 カラーフィルタ基板 20 下方に液晶層 32 を介して対向する対向基板 30 において、B 画素部の ITO 電極 24 上には厚さ 1.7  $\mu\text{m}$  のトップコート 26 が形成され、G 画素部の ITO 電極 24 上には厚さ 0.6  $\mu\text{m}$  のトップコート 26 が形成され、R 画素部の ITO 電極 24 上にはトップコートが形成されていない。こうして対向基板 30 の ITO 電極 24 上のトップコート 26 により段差が形成され、この段差により、R 画素部、G 画素部、B 画素部に対応する液晶層 32 の厚さがそれぞれ 5.4  $\mu\text{m}$ 、4.8  $\mu\text{m}$ 、3.7  $\mu\text{m}$  に制御されている。

本発明の第 1 の実施例による  
マルチギャップ方式の液晶パネルを示す断面図



## 【特許請求の範囲】

【請求項 1】 赤、緑、青の画素部にそれぞれ対応して赤、緑、青の色版が形成されているカラーフィルタ基板と、前記カラーフィルタに対向して設けられている対向基板と、前記カラーフィルタ基板と前記対向基板との間隙に充填された液晶層とを有する液晶パネルにおいて、前記対向基板の前記液晶層側に、段差が形成され、前記段差によって前記液晶層の厚さが前記赤、緑、青の画素部に対応して互いに異なることを特徴とする液晶パネル。

【請求項 2】 請求項 1 記載の液晶パネルにおいて、前記対向基板上に、薄膜トランジスタが形成されており、前記段差が、前記薄膜トランジスタに接続する画素電極上に形成されていることを特徴とする液晶パネル。

【請求項 3】 請求項 1 記載の液晶パネルにおいて、前記対向基板上に、薄膜トランジスタが形成されており、前記段差が、前記薄膜トランジスタに接続する画素電極下に形成されていることを特徴とする液晶パネル。

【請求項 4】 請求項 1 乃至 3 のいずれかに記載の液晶パネルにおいて、前記段差が、有機膜からなることを特徴とする液晶パネル。

【請求項 5】 請求項 1 乃至 3 のいずれかに記載の液晶パネルにおいて、前記段差が、無機膜からなることを特徴とする液晶パネル。

【請求項 6】 請求項 2 又は 3 に記載の液晶パネルにおいて、前記段差が、前記薄膜トランジスタの最終保護膜と共通の層をなす絶縁膜からなることを特徴とする液晶パネル。

【請求項 7】 請求項 1 乃至 6 のいずれかに記載の液晶パネルにおいて、前記カラーフィルタ基板の前記液晶層側に、前記赤、緑、青の画素部に対応して段差が形成されていることを特徴とする液晶パネル。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は液晶パネルに係り、特に R（赤）、G（緑）、B（青）の 3 原色カラーフィルタを使用すると共に、R、G、B にそれぞれ対応する液晶層の厚さが互いに異なっているマルチギャップ方式の液晶パネルに関する。

## 【0002】

【従来の技術】 従来のマルチギャップ方式の液晶パネルを、図 7 を用いて説明する。ここで、図 7（a）は従来のマルチギャップ方式の液晶パネルを示す断面図、図 7（b）はその一部拡大図である。図 7（a）に示される

ように、ガラス基板 80 下面には、R 画素部、G 画素部、B 画素部にそれぞれ対応して R、G、B の色版 82 が形成されている。そしてこれら R、G、B の色版 82 下面にはトップコート 84 による段差が形成されている。即ち、B 画素部には例えば厚さ  $1.7 \mu\text{m}$  のトップコート 84 が形成され、G 画素部には厚さ  $0.6 \mu\text{m}$  のトップコート 84 が形成され、R 画素部にはトップコートが形成されていない。

【0003】 また、このトップコート 84 の有無及びその膜厚の差により形成された段差上には、ITO 電極 86 がストライプ状に形成され、更にこれらトップコート 84 及び ITO 電極 86 下の全面には、配向膜 88 が形成されている。こうしてカラーフィルタ基板 90 が構成されている。また、カラーフィルタ基板 90 下方には、ガラス基板 92 が対向して設置されている。そしてこのガラス基板 92 上面には、ITO 電極 94 が、カラーフィルタ基板 90 の ITO 電極 86 と直交する方向にストライプ状に形成されている。更にその全面に、配向膜 96 が形成されている。こうして対向基板 98 が構成される。

【0004】 また、カラーフィルタ基板 90 の配向膜 88 と対向基板 98 の配向膜 96 との間隙には、液晶層 100 が充填されている。そしてこの液晶層 100 は、カラーフィルタ基板 90 のトップコート膜 84 によって形成された段差により、R 画素部、G 画素部、B 画素部に対応して互いに異なる厚さをもっている。即ち、R 画素部、G 画素部、B 画素部にそれぞれ対応する液晶層 100 の厚さは例えば  $5.4 \mu\text{m}$ 、 $4.8 \mu\text{m}$ 、 $3.7 \mu\text{m}$  である。

## 【0005】

【発明が解決しようとする課題】 しかし、上記従来のマルチギャップ方式の液晶パネルにおいては、R、G、B の色版 82 が感光性のポリイミドに所定の顔料を混ぜたものを塗布した後、選択的に露光し、現像してパターンニングすることにより、それぞれ独立して形成されるため、図 7（b）に示されるように、ガラス基板 80 上に形成される色版 82 は R、G、B 毎に膜厚にばらつきが生じ、表面に凹凸が発生する。

【0006】 従って、これら R、G、B の色版 82 上に所定の膜厚に制御したトップコート 84 を形成しても、下地となる R、G、B の色版 82 の膜厚のばらつきや表面の凹凸の影響を受けることにより、トップコート 84 の膜厚の差による段差を正確に形成することが困難であった。実際にこのような従来のマルチギャップ方式の液晶パネルを作製したところ、G、B の色版 82 上に形成したトップコート 84 の厚さは、設定値に対して面内及びパッチ間のばらつきが  $\pm 0.2 \mu\text{m}$  程度あった。これにより、R 画素部、G 画素部、B 画素部に対応する液晶層 100 の厚さを正確に設定することができなくなるため、この液晶パネルをノーマリーブラックモードにおい

て表示する場合、漏れ光をマルチギャップ方式の液晶層 100 によって十分に補正することができず、表示が黒となる暗状態において色のばらつきが大きくなってしまいうという問題が生じた。

【0007】そこで本発明は、液晶層の厚さを制御する段差を高精度かつ再現性よく形成して、ノーマリーブラックモードにおける色再現性を改善することができるマルチギャップ方式の液晶パネルを提供することを目的とする。

#### 【0008】

【課題を解決するための手段】上記課題は、赤、緑、青の画素部にそれぞれ対応して赤、緑、青の色版が形成されているカラーフィルタ基板と、前記カラーフィルタに対向して設けられている対向基板と、前記カラーフィルタ基板と前記対向基板との間隙に充填された液晶層とを有する液晶パネルにおいて、前記対向基板の前記液晶層側に、段差が形成され、前記段差によって前記液晶層の厚さが前記赤、緑、青の画素部に対応して互いに異なることを特徴とする液晶パネルによって達成される。

【0009】上記の液晶パネルにおいて、前記対向基板上に、薄膜トランジスタが形成されており、前記段差が、前記薄膜トランジスタに接続する画素電極上に形成されていることを特徴とする液晶パネルによって達成される。上記の液晶パネルにおいて、前記対向基板上に、薄膜トランジスタが形成されており、前記段差が、前記薄膜トランジスタに接続する画素電極下に形成されていることを特徴とする液晶パネルによって達成される。

【0010】上記の液晶パネルにおいて、前記段差が、有機膜からなることを特徴とする液晶パネルによって達成される。上記の液晶パネルにおいて、前記段差が、無機膜からなることを特徴とする液晶パネルによって達成される。上記の液晶パネルにおいて、前記段差が、前記薄膜トランジスタの最終保護膜と共通の層をなす絶縁膜からなることを特徴とする液晶パネルによって達成される。

【0011】上記の液晶パネルにおいて、前記カラーフィルタ基板の前記液晶層側に、前記赤、緑、青の画素部に対応して段差が形成されていることを特徴とする液晶パネルによって達成される。

#### 【0012】

【作用】本発明は、液晶層の厚さを制御する段差が対向基板に形成されることにより、段差を形成する際の下地となる層の高さのばらつきやその表面の凹凸が小さいため、高精度の段差を再現性よく形成することができる。従って、液晶層の厚さを高精度に制御することができ、従来のノーマリーブラックモードの欠点であった色再現性を改善することができる。

【0013】また、本発明は、段差が薄膜トランジスタの画素電極上又は画素電極下に形成されることにより、カラーフィルタ基板と対向基板との間隙を安定的に確保

するために散在されたスペーサがバスライン上に載置されても、バスラインが圧壊されることを防止することができる。従って、信頼性及び生産性を向上することができる。

【0014】また、本発明は、段差が薄膜トランジスタの最終保護膜と共通の層をなす絶縁膜からなることにより、製造プロセスを簡略化することができるため、生産性の向上及びコストの低減を実現することができる。更に、本発明は、段差が対向基板及びカラーフィルタ基板の両方に形成されることにより、一方の基板の段差におけるばらつきを他方の基板の段差によって調整するように組み合わせることが可能となるため、液晶層の厚さを高精度に制御することができ、従ってノーマリーブラックモードにおける色再現性を改善することができる。

#### 【0015】

【実施例】以下、本発明を図示する実施例に基づいて具体的に説明する。図1は本発明の第1の実施例によるマルチギャップ方式の単純マトリクス型液晶パネルを示す断面図である。ガラス基板10下面には、R画素部、G画素部、B画素部にそれぞれ対応してR、G、Bの色版12が形成されている。また、これらR、G、Bの色版12下面にはトップコート14が形成され、R、G、Bの色版12の膜厚のばらつきやその表面の凹凸を補正し、平坦化している。

【0016】また、このトップコート14下面には、ITO電極16がストライプ状に形成され、更にこれらトップコート14及びITO電極16下の全面には、配向膜18が形成されている。こうしてカラーフィルタ基板20が構成されている。また、カラーフィルタ基板20下方には、ガラス基板22が対向して設置されている。このガラス基板22上面には、ITO電極24が、カラーフィルタ基板20のITO電極16と直交する方向にストライプ状に形成されている。そしてその全面に、例えばアクリル系の樹脂等の有機膜からなるトップコート26による段差が形成されている。

【0017】即ち、B画素部のITO電極24上には例えば厚さ1.7 $\mu$ mのトップコート26が形成され、G画素部のITO電極24上には厚さ0.6 $\mu$ mのトップコート26が形成され、R画素部のITO電極24上にはトップコートが形成されていない。更に、このトップコート26の有無及びその膜厚の差によって形成された段差の全面には、配向膜28が形成されている。こうして対向基板30が構成されている。即ち、対向基板30のITO電極24上のトップコート26により段差が形成されている点に本実施例の特徴がある。

【0018】また、カラーフィルタ基板20の配向膜18と対向基板30の配向膜28との間隙には、液晶層32が充填されている。そしてこの液晶層32は、対向基板30のITO電極24上のトップコート26によって形成された段差により、R画素部、G画素部、B画素部

に対応して互いに異なる厚さをもっている。即ち、R画素部に対応する液晶層 32 の厚さは例えば  $5.4\ \mu\text{m}$  であり、G画素部に対応する液晶層 32 の厚さは例えば  $4.8\ \mu\text{m}$  であり、B画素部に対応する液晶層 32 の厚さは例えば  $3.7\ \mu\text{m}$  である。

【0019】次に、図 1 に示すマルチギャップ方式の液晶パネルにおける対向基板 30 のトップコート 26 による段差の形成方法について説明する。ガラス基板 22 上面に、厚さ  $0.1\ \mu\text{m}$  程度の ITO 電極 24 をストライプ状に形成した後、全面にアクリル系の樹脂（フジハント製 CT）をスピナーを用いてコーティングする。このとき、スピナー回転数を  $2000\ \text{rpm}$  に設定することにより、形成される樹脂の膜厚を  $0.6\ \mu\text{m}$  に制御する。そしてフォトリソグラフィ法を用いて G 画素部の ITO 電極 24 上に樹脂が残存するようにストライプ状にパターンニングした後、この樹脂を焼成して、厚さ  $0.6\ \mu\text{m}$  のトップコート 26 を形成する。

【0020】同様に、アクリル系の樹脂をスピナー回転数  $1600\ \text{rpm}$  でコーティングし、樹脂の膜厚を  $1.7\ \mu\text{m}$  に制御する。そしてフォトリソグラフィ法を用いてパターンニングした後、焼成して、G 画素部の ITO 電極 24 上に厚さ  $1.7\ \mu\text{m}$  のトップコート 26 を形成する。そして R 画素部の ITO 電極 24 上にはトップコートを形成しない。こうして、トップコート 26 の有無及びその膜厚の差により、段差を形成する。

【0021】このようにして形成した段差の高さを測定したところ、その面内及びパッチ間のばらつきは  $\pm 0.1\ \mu\text{m}$  となり、その再現性も良好であった。従来の G、B の色版上にトップコートを形成した場合と比較すると、ばらつきは半減している。これは、トップコート 26 を形成する下地となる ITO 電極 24 の膜厚のばらつきや表面の凹凸が、従来のトップコート形成下地となる R、G、B の色版 12 のそれより遥かに小さいことによるものである。

【0022】尚、ここで説明したスピナー法の代わりに、印刷法を用いてトップコート 26 を形成してもよい。また、R 画素部の ITO 電極 24 上にトップコートを形成しない場合を説明したが、R 画素部の ITO 電極 24 上にトップコートを形成してもよい。その場合、R 画素部、G 画素部、B 画素部の各 ITO 電極 24 上のトップコート 26 の厚さが R 画素部、G 画素部、B 画素部の順に厚くなっており、その膜厚の差により形成された段差が上記の場合と同じものであればよい。

【0023】次に、図 1 に示すマルチギャップ方式の液晶パネルにおけるノーマリーブラックモードにおける暗状態の色を、図 2 の色度座標図を用いて説明する。ここで、○、△、□の各図形の分布はパッチ間のばらつきを示し、同一図形の分布は同一パッチ内の液晶パネル面内のばらつきを示す。中央の\* (D65) は標準光源を示す。また、従来例と比較するため、図 7 に示す従来のマ

ルチギャップ方式の液晶パネルの場合を●、▲、■の図形を用いて併せて示す。

【0024】図 2 の色度座標図から明らかなように、図 1 のマルチギャップ方式の液晶パネルの場合、そのパネル面内のばらつき及びパッチ間のばらつきを従来例よりも大幅に小さくすることができ、ノーマリーブラックモードの欠点であった色再現性が改善されている。これは、トップコート 26 によって形成された段差の高さのばらつきが  $\pm 0.1\ \mu\text{m}$  と小さくなり、従って R 画素部、G 画素部、B 画素部に対応する液晶層 32 の厚さをそれぞれ正確に設定することができるようになるためである。

【0025】このように本実施例によれば、対向基板 30 における膜厚のばらつきや表面の凹凸が極めて小さい ITO 電極 24 上に、アクリル系の樹脂からなるトップコート 26 による段差を形成することにより、その段差の高さのばらつきを十分に小さくすることができるため、R 画素部、G 画素部、B 画素部に対応する液晶層 32 の厚さをそれぞれ高精度に制御することができ、従って従来のノーマリーブラックモードの欠点であった色再現性を改善することができる。

【0026】次に、本発明の第 2 の実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルを、図 3 を用いて説明する。図 3 は本実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルを示す断面図である。尚、上記図 1 に示す液晶パネルと同一の構成要素には同一の符号を付して説明を省略する。

【0027】ガラス基板 10 下面には、上記第 1 の実施例の場合と同様に、R、G、B の色版 12 が形成され、これら R、G、B の色版 12 下面には、トップコート 14、ストライプ状の ITO 電極 16、及び配向膜 18 が順に形成され、カラーフィルタ基板 20 を構成している。また、ガラス基板 10 下方には、このガラス基板 10 に対向してガラス基板 22 が設置されている。このガラス基板 22 上面には、TFT (図示せず) 及びそれに接続する厚さ  $0.1\ \mu\text{m}$  程度の ITO 画素電極 34 がマトリクス状に形成され、また例えば厚さ  $1.0\ \mu\text{m}$  程度の A1 膜からなるドレインバスライン電極 36 がストライプ状に形成されている。また、この ITO 画素電極 34 上にのみ例えばアクリル系の樹脂からなるトップコート 38 が形成され、段差を形成している点に本実施例の特徴がある。

【0028】即ち、B 画素部の ITO 画素電極 34 上には例えば厚さ  $2.1\ \mu\text{m}$  のトップコート 38 が形成され、G 画素部の ITO 画素電極 34 上には厚さ  $1.0\ \mu\text{m}$  のトップコート 38 が形成され、R 画素部の ITO 画素電極 34 上には厚さ  $0.4\ \mu\text{m}$  のトップコート 38 が形成されている。このため、ドレインバスライン電極 36 は、R 画素部の ITO 画素電極 34 上のトップコート 38 よりは高くなるが、G 画素部の ITO 画素電極 34

上のトップコート 38 と同程度の高さとなり、B 画素部の ITO 画素電極 34 上のトップコート 38 よりは低くなっている。

【0029】更に、このようにして ITO 画素電極 34 上のトップコート 38 によって形成した段差の全面には、配向膜 28 が形成されている。こうして TFT が形成された対向基板 40 が構成されている。また、カラーフィルタ基板 20 の配向膜 18 と対向基板 40 の配向膜 28 との間隙には、上記第 1 の実施例の場合と同様に、液晶層 32 が充填されている。そしてこの液晶層 32

は、対向基板 40 のトップコート 38 によって形成された段差により、R 画素部、G 画素部、B 画素部に対応する液晶層 32 の厚さは、それぞれ 5.4  $\mu\text{m}$ 、4.8  $\mu\text{m}$ 、3.7  $\mu\text{m}$  となっている。

【0030】このように本実施例によれば、対向基板 40 の凹凸を形成する TFT 上やドレインバスライン電極 36 上を避けて、平坦な ITO 画素電極 34 上のみに、アクリル系の樹脂からなるトップコート 38 による段差を形成することにより、アクティブマトリクス型液晶パネルであっても、上記第 1 の実施例の場合と同様の効果

を奏することができる。

【0031】また、従来はドレインバスライン電極 36 上方に一定数のビーズ状のスペーサを配置して液晶層 32 を充填する間隙を確保するために、ドレインバスライン電極 36 上方のスペーサの数の数十倍のスペーサを対向基板 40 の配向膜 28 上の全体に散在させていたが、例えば B 画素部の ITO 画素電極 34 上に形成したトップコート 38 の高さはドレインバスライン電極 36 の高さより高くなるため、ドレインバスライン電極 36 上方の代わりに B 画素部のトップコート 38 上方に一定数の

スペーサを配置すればよくなる。

【0032】従って、対向基板 40 の配向膜 28 上全体に散在させスペーサの数を減少させることが可能となるため、液晶パネルの表示品質を向上させることができる。また、ドレインバスライン電極 36 上方のスペーサによってドレインバスライン電極 36 が圧壊されることを防止することもできるため、液晶パネルの信頼性及び製造歩留りを向上させることができる。

【0033】尚、上記第 2 の実施例においては、アクリル系の樹脂からなるトップコート 38 による段差を形成するトップコート 38 にアクリル系の樹脂を用いているが、例えば  $\text{SiO}_2$ （酸化シリコン）膜等の無機膜を用いてもよい。次に、本発明の第 3 の実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルを、図 4 を用いて説明する。

【0034】図 4 は本実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルを示す断面図である。尚、上記図 3 に示す液晶パネルと同一の構成要素には同一の符号を付して説明を省略する。ガラス基板 10 下面には、上記第 2 の実施例の場合と同様に、R、G、

B の色版 12 が形成され、これら R、G、B の色版 12 下面には、トップコート 14、ストライプ状の ITO 電極 16、及び配向膜 18 が順に形成され、カラーフィルタ基板 20 を構成している。

【0035】また、ガラス基板 10 下方には、このガラス基板 10 に対向してガラス基板 22 が設置され、このガラス基板 22 上面には、TFT（図示せず）及びそれに接続するドレインバスライン電極 36 がストライプ状に形成されている。また、ガラス基板 22 上面には、例えば  $\text{SiO}_2$  膜からなるトップコート 42 がマトリクス状に形成されて、段差を形成している。即ち、R 画素部には例えば厚さ 0.4  $\mu\text{m}$  のトップコート 42 が形成され、G 画素部には厚さ 1.0  $\mu\text{m}$  のトップコート 42 が形成され、B 画素部には厚さ 2.1  $\mu\text{m}$  のトップコート 42 が形成されている。

【0036】また、このようにトップコート 38 によって形成した段差上には、ITO 画素電極 34 が形成され、更にその全面には、配向膜 28 が形成されて、TFT が形成された対向基板 40 が構成されている。即ち、本実施例は、対向基板 40 における ITO 画素電極 34 と段差をなすトップコート 42 の位置の上下関係が上記第 2 の実施例の場合と逆になっている点に特徴がある。

【0037】また、カラーフィルタ基板 20 の配向膜 18 と対向基板 40 の配向膜 28 との間隙には、上記第 2 の実施例の場合と同様に、液晶層 32 が充填されている。そしてこの液晶層 32 は、対向基板 40 のトップコート 42 によって形成された段差により、R 画素部、G 画素部、B 画素部に対応する液晶層 32 の厚さは、それぞれ 5.4  $\mu\text{m}$ 、4.8  $\mu\text{m}$ 、3.7  $\mu\text{m}$  となっている。

【0038】次に、図 4 に示すマルチギャップ方式の液晶パネルにおける対向基板 30 のトップコート 42 による段差の形成方法について説明する。フォトリソグラフィ技術を用いて、ガラス基板 22 上にレジストを塗布し、例えば R 画素部に開口部を形成した後、全面に厚さ 0.4  $\mu\text{m}$  の  $\text{SiO}_2$  膜を成膜する。そしてリフトオフ法を用いて、R 画素部以外の  $\text{SiO}_2$  膜を除去する。同様にして、ガラス基板 22 上の G 画素部に厚さ 1.0  $\mu\text{m}$  の  $\text{SiO}_2$  膜を形成し、更に B 画素部に厚さ 2.1  $\mu\text{m}$  の  $\text{SiO}_2$  膜を形成する。こうして、ガラス基板 22 上の R 画素部、G 画素部、B 画素部にそれぞれ厚さ 0.4  $\mu\text{m}$ 、1.0  $\mu\text{m}$ 、2.1  $\mu\text{m}$  のトップコート 26 を形成し、その膜厚の差により段差を形成する。

【0039】このようにして形成した段差の高さは、 $\text{SiO}_2$  膜の膜厚を高精度に制御することができ、しかもその下地が平坦なガラス基板 22 であるため、その面内及びパッチ間のばらつきは極めて小さく、その再現性も良好である。このように本実施例によれば、対向基板 40 のガラス基板 22 上に  $\text{SiO}_2$  膜からなるトップコート 42 が段差を形成していることにより、上記第 2 の実

施例の場合と同様の効果を奏することができる。

【0040】次に、本発明の第4の実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルを、図5を用いて説明する。図5は本実施例によるマルチギャップ方式のアクティブマトリクス型液晶パネルの一部、即ちB画素部のTFTが形成された対向基板を示す一部断面図である。尚、上記図4に示す液晶パネルと同一の構成要素には同一の符号を付して説明を省略する。

【0041】カラーフィルタ基板については、上記第3の実施例の場合と同様であるため、図示を省略する。そしてこのカラーフィルタ基板下方には、ガラス基板22が対向して設置されている。そしてこのガラス基板22上面には、Ti(チタン)膜44aとAl膜44bとの積層膜からなるCS(蓄積容量)電極44及びTi膜からなる光遮蔽膜46が形成され、これらの全面には絶縁層48が形成されている。

【0042】また、光遮蔽膜46上方の絶縁層48上には、TFT50が形成されている。即ち、絶縁層48上に、a-Si(アモルファス・シリコン)活性層52が形成され、このa-Si活性層52上にはSiN(窒化シリコン)エッチングストップ層54が形成されている。そしてこのSiNエッチングストップ層54両側のa-Si活性層52上には、それぞれn+型a-Siコンタクト層(図示せず)を介してTi膜からなるソース電極56a及びドレイン電極56bが形成されている。また、このソース電極56aに接続して、ITO画素電極34が絶縁層48上に形成され、ドレイン電極56b上には、Al膜からなるドレインバスライン電極36が形成されている。

【0043】また、これらの全面には、例えば厚さ0.6μm程度のSiN膜からなる最終保護膜58が形成されている。そしてITO画素電極34上方の最終保護膜58の一部が凸部60をなし、高さ1.7μmの段差を形成している。また、図示は省略するが、G画素部においても、B画素部と同様の構造を有しており、ただITO画素電極34上方の最終保護膜58に設けられた凸部の高さ1.0μmと低くなっている点のみが異なる。また、図示は省略するが、R画素部においては、ITO画素電極34上方の最終保護膜58に凸部が設けられていない。

【0044】また、このようにしてITO画素電極34上方の最終保護膜58に設けられた凸部60によって形成した段差上に配向膜(図示せず)が形成されて、TFT50が形成された対向基板62が構成されている。即ち、本実施例は、対向基板62における最終保護膜58の一部に凸部60等を設けるにより段差を形成している点に特徴がある。

【0045】また、図示はしないが、カラーフィルタ基板の配向膜と対向基板62の配向膜との間隙には、上記第3の実施例の場合と同様に、液晶層が充填されてお

り、対向基板62における最終保護膜58の凸部60等によって形成された段差により、R画素部、G画素部、B画素部に対応する液晶層の厚さは、それぞれ5.4μm、4.8μm、3.7μmとなっている。

【0046】次に、図5に示すマルチギャップ方式の液晶パネルにおける対向基板62における最終保護膜58の凸部60等による段差の形成方法について説明する。対向基板62の絶縁層48上に、TFT50及びこれに接続するITO画素電極34及びドレインバスライン電極36を形成した後、全面に厚さ2.3μmのSiN膜を成膜する。そしてフォトリソグラフィ技術を用いて、B画素部のITO画素電極34上方のみにレジストを形成した後、このレジストをマスクとするドライエッチングにより、SiN膜を厚さ1.7μmエッチング除去する。

【0047】続いて、再びフォトリソグラフィ技術を用いて、B画素部及びG画素部のITO画素電極34上方のみにレジストを形成した後、このレジストをマスクとするドライエッチングにより、SiN膜を厚さ0.6μmエッチング除去する。こうして、G画素部、B画素部のITO画素電極34上方の最終保護膜58に高さ0.6μm、1.7μmの凸部60等が形成され、凸部60等の有無及びその高さの差により段差を形成する。

【0048】このようにして形成した段差の高さは、成膜するSiN膜の膜厚及びそのドライエッチング量を高精度に制御することができるため、その面内及びパッチ間のばらつきは極めて小さく、その再現性も良好である。尚、最終保護膜58の凸部60等の形成方法としては、上記第3の実施例において説明したSiO<sub>2</sub>膜からなるトップコート42の形成の場合と同様の方法を用いてもよい。即ち、全面に厚さ0.6μmのSiN膜からなる最終保護膜58を成膜した後、SiN膜の成膜とリフトオフ法を用いて、G画素部、B画素部のITO画素電極34上方の最終保護膜58上のみにSiN膜からなる凸部をそれぞれ形成してもよい。

【0049】このように本実施例によれば、対向基板62におけるTFT50の最終保護膜58の一部に凸部60等を設けて段差を形成することにより、上記第2の実施例の場合と同様の効果を奏することができる。また、この凸部60等が最終保護膜58の加工により形成されるため、製造プロセスを簡略化することができ、従って生産性の向上及びコストの低減を実現することができる。

【0050】次に、本発明の第5の実施例によるマルチギャップ方式の単純マトリクス型液晶パネルを、図6を用いて説明する。図6は本実施例によるマルチギャップ方式の単純マトリクス型液晶パネルを示す断面図である。尚、上記図1に示す液晶パネルと同一の構成要素には同一の符号を付して説明を省略する。

【0051】ガラス基板10下面には、R画素部、G画

素部、B画素部にそれぞれ対応してR、G、Bの色版12が形成されている。そしてこれらR、G、Bの色版12下面にはトップコート64による段差が形成されている。即ち、B画素部には例えば厚さ1.5 $\mu$ mのトップコート64が形成され、Gには厚さ0.5 $\mu$ mのトップコート64が形成され、Rにはトップコートが形成されていない。

【0052】また、このトップコート64の有無及びその膜厚の差により形成された段差上には、ITO電極16がストライプ状に形成され、更にこれらトップコート64及びITO電極16下の全面には、配向膜18が形成されている。こうしてカラーフィルタ基板66が構成されている。また、カラーフィルタ基板66下方には、ガラス基板22が対向して設置されている。このガラス基板22上面には、ITO電極24が、カラーフィルタ基板66のITO電極16と直交する方向にストライプ状に形成されている。そしてその全面に、トップコート68による調整用の小さい段差が形成されている。即ち、B画素部のITO電極24上には例えば厚さ0.2 $\mu$ mのトップコート68が形成され、G画素部のITO電極24上には厚さ0.1 $\mu$ mのトップコート68が形成され、R画素部のITO電極24上にはトップコートが形成されていない。更に、この段差の全面には、配向膜28が形成されている。こうして対向基板70が構成されている。

【0053】尚、B画素部及びG画素部におけるトップコート68の厚さをそれぞれ0.2 $\mu$ m、0.1 $\mu$ mとしているが、従来例で述べたようにばらつきの大きいカラーフィルタ基板66のG、Bの色版12下面のトップコート64の厚さを測定した後、その厚さに応じてB画素部及びG画素部におけるトップコート68の厚さを設定すればよい。

【0054】こうして、従来例と同様にカラーフィルタ基板66のG、Bの色版12下面のトップコート64により段差が形成されていると共に、対向基板70のITO電極24上のトップコート26により調整用の段差が形成されている点に本実施例の特徴がある。また、カラーフィルタ基板66の配向膜18と対向基板70の配向膜28との間隙には、上記第1の実施例の場合と同様に、液晶層32が充填されている。そしてこの液晶層32は、カラーフィルタ基板66のトップコート64によって形成された段差及び対向基板70のトップコート68によって形成された調整用の段差により、R画素部、G画素部、B画素部に対応する厚さは、それぞれ5.4 $\mu$ m、4.8 $\mu$ m、3.7 $\mu$ mとなっている。

【0055】このように本実施例によれば、従来と同様にカラーフィルタ基板66のG、Bの色版12下面のトップコート64により段差を形成すると共に、対向基板70のITO電極24上に、トップコート68により調整用の段差を形成することにより、カラーフィルタ基板

66のトップコート64による段差の高さにばらつきが生じて、高さのばらつきが十分に小さい対向基板70のトップコート68による段差によって調整することが可能であるため、上記第1の実施例と同様の効果を奏することができる。

【0056】また、予め数種類の厚さに設定したトップコート68による調整用の段差を形成した対向基板70を作製しておき、カラーフィルタ基板66のトップコート64による段差を測定した後、その測定結果を見て最適なものを有する対向基板70と組み合わせるようにすれば、R画素部、G画素部、B画素部に対応する液晶層32の厚さをそれぞれ高精度に制御した液晶パネルを効率よく製造することが可能となる。

【0057】尚、上記第5の実施例においては、単純マトリクス型液晶パネルの場合について説明したが、このカラーフィルタ基板と対向基板の両方に段差を形成する方法は、上記第2～第4の実施例に示したアクティブマトリクス型液晶パネルにも適用できることは言うまでもない。また、上記第1～第5の実施例においては、R画素部、G画素部、B画素部の液晶層の厚さをそれぞれ5.4 $\mu$ m、4.8 $\mu$ m、3.7 $\mu$ mに設定しているが、言うまでもなくこれらの値に限定されることはない。従って、要求される各画素部の液晶層の厚さに応じて各段差の高さを制御すればよい。

【0058】

【発明の効果】以上のように本発明によれば、赤、緑、青の画素部にそれぞれ対応して赤、緑、青の色版が形成されているカラーフィルタ基板と、このカラーフィルタ基板に対向して設けられている対向基板と、カラーフィルタ基板と対向基板との間隙に充填された液晶層とを有する液晶パネルにおいて、液晶層の厚さを制御する段差が対向基板の液晶層側に形成されていることにより、段差を形成する際の下地となる層の高さのばらつきやその表面の凹凸が小さいため、高精度の段差を再現性よく形成することができる。従って、液晶層の厚さを高精度に制御することができ、従来のノーマリーブラックモードの欠点であった色再現性を改善することができる。

【0059】また、本発明は、液晶層の厚さを制御する段差が対向基板側の薄膜トランジスタの画素電極上又は画素電極下に形成されることにより、カラーフィルタ基板と対向基板との間隙を安定的に確保するために散在されたスペーサがバスライン上に載置されても、バスラインが圧壊されることを防止することができる。従って、信頼性及び生産性を向上することができる。

【0060】また、本発明は、液晶層の厚さを制御する段差が薄膜トランジスタの最終保護膜と共通の層をなす絶縁膜からなることにより、製造プロセスを簡略化することができるため、生産性の向上及びコストの低減を実現することができる。更に、本発明は、液晶層の厚さを制御する段差が対向基板及びカラーフィルタ基板の両方

に形成されることにより、一方の基板の段差におけるばらつきを他方の基板の段差によって調整するように組み合わせることが可能となるため、液晶層の厚さを高精度に制御することができ、従ってノーマリーブラックモードにおける色再現性を改善することができる。

#### 【図面の簡単な説明】

【図 1】本発明の第 1 の実施例によるマルチギャップ方式の液晶パネルを示す断面図である。

【図 2】図 1 に示す液晶パネルにおけるノーマリーブラックモードにおける暗状態の色を示す色度座標図である。

【図 3】本発明の第 2 の実施例によるマルチギャップ方式の液晶パネルを示す断面図である。

【図 4】本発明の第 3 の実施例によるマルチギャップ方式の液晶パネルを示す断面図である。

【図 5】本発明の第 4 の実施例によるマルチギャップ方式の液晶パネルの B 画素部の TFT が形成された対向基板を示す一部断面図である。

【図 6】本発明の第 5 の実施例によるマルチギャップ方式の液晶パネルを示す断面図である。

【図 7】従来のマルチギャップ方式の液晶パネルを示す断面図である。

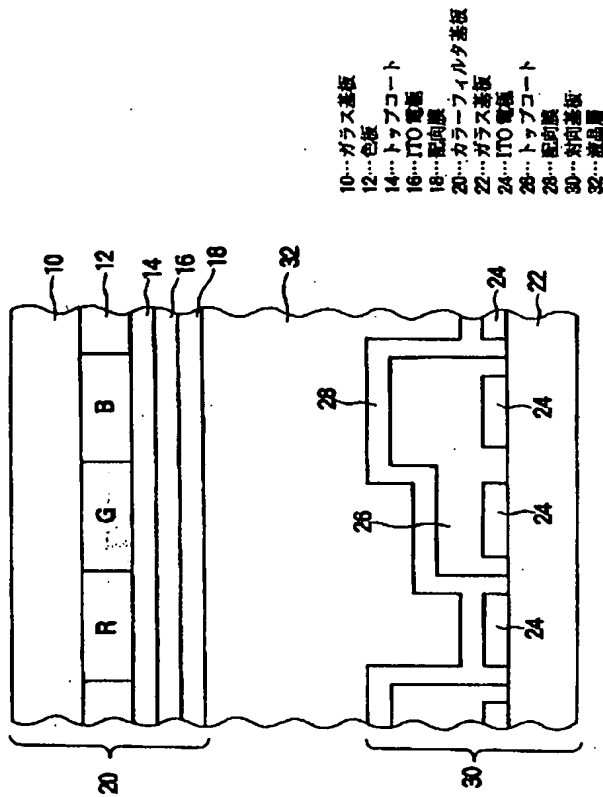
#### 【符号の説明】

10…ガラス基板  
12…色版  
14…トップコート  
16…ITO 電極  
18…配向膜  
20…カラーフィルタ基板  
22…ガラス基板  
24…ITO 電極  
26…トップコート  
28…配向膜  
30…対向基板

32…液晶層  
34…ITO 画素電極  
36…ドレインバスライン電極  
38…トップコート  
40…対向基板  
42…トップコート  
44a…Ti 膜  
44b…Al 膜  
44…CS 電極  
46…光遮蔽膜  
48…絶縁層  
50…TFT  
52…a-Si 活性層  
54…SiN エッチングストップ層  
56a…ソース電極  
56b…ドレイン電極  
58…最終保護膜  
60…凸部  
62…対向基板  
64…トップコート  
66…カラーフィルタ基板  
68…トップコート  
70…対向基板  
80…ガラス基板  
82…色版  
84…トップコート  
86…ITO 電極  
88…配向膜  
90…カラーフィルタ基板  
92…ガラス基板  
94…ITO 電極  
96…配向膜  
98…対向基板  
100…液晶層

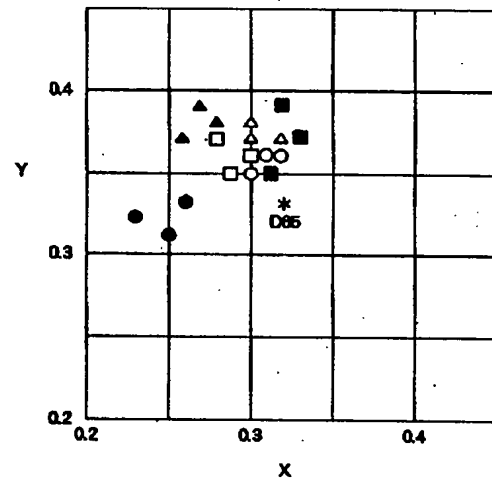
【図1】

本発明の第1の実施例による  
マルチギャップ方式の液晶パネルを示す断面図



【図2】

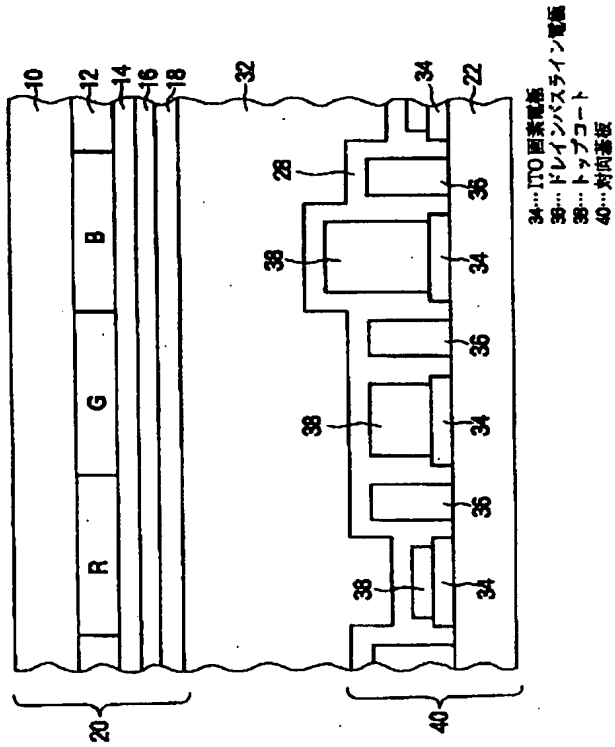
図1に示す液晶パネルにおけるノーマリーブラック  
モードにおける暗状態の色を示す色度座標図



□ △ ○ : 第1の実施例の場合  
● ▲ ■ : 従来例の場合

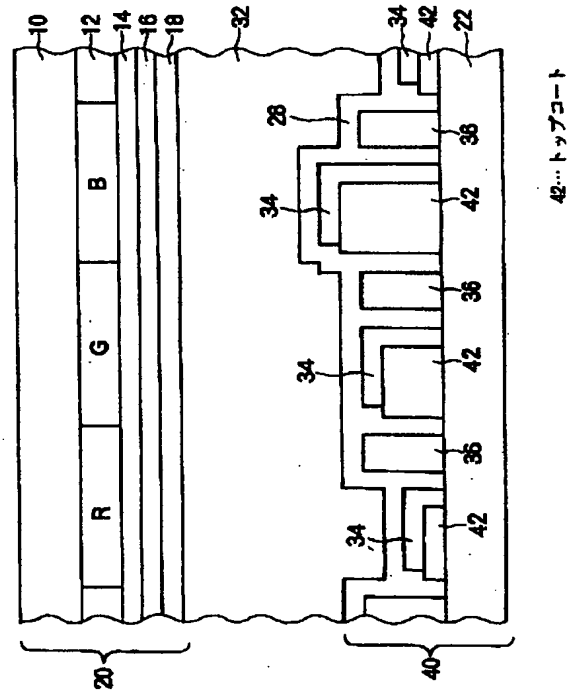
【図 3】

本発明の第 2 の実施例による  
マルチギャップ方式の液晶パネルを示す断面図



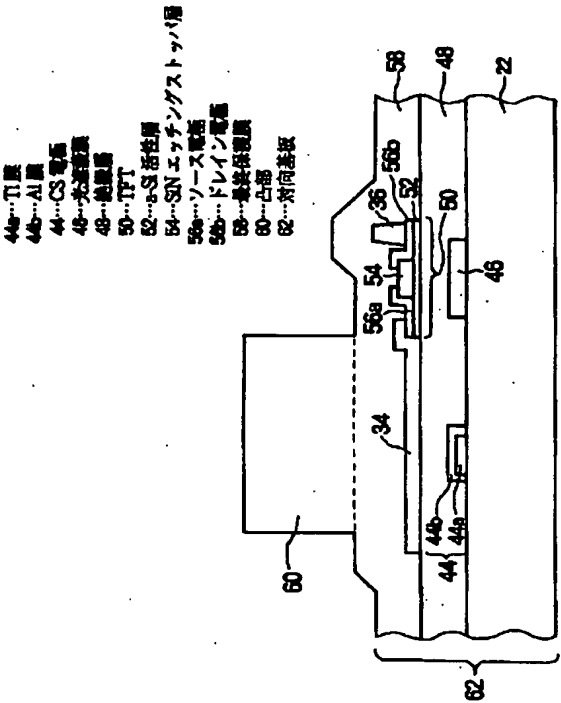
【図 4】

本発明の第 3 の実施例による  
マルチギャップ方式の液晶パネルを示す断面図



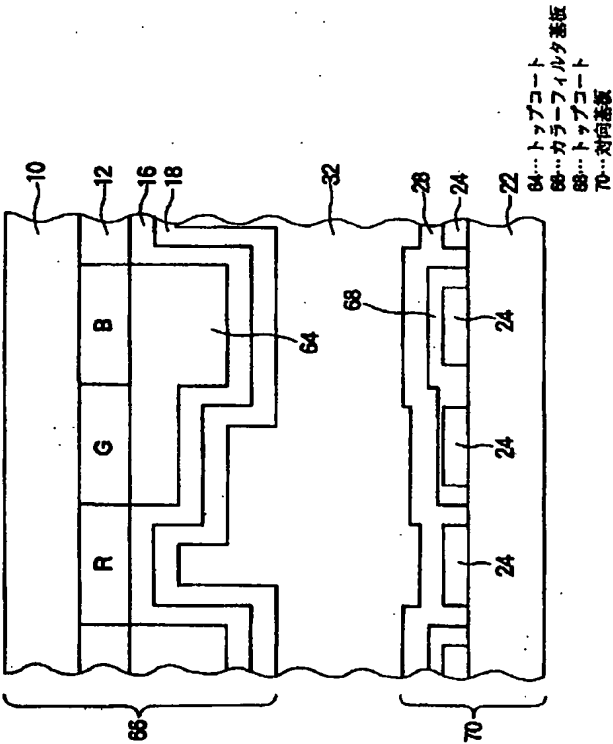
【図 5】

本発明の第 4 の実施例による  
マルチギャップ方式の液晶パネルの B 画素部の  
TFT が形成された対向基板を示す一部断面図



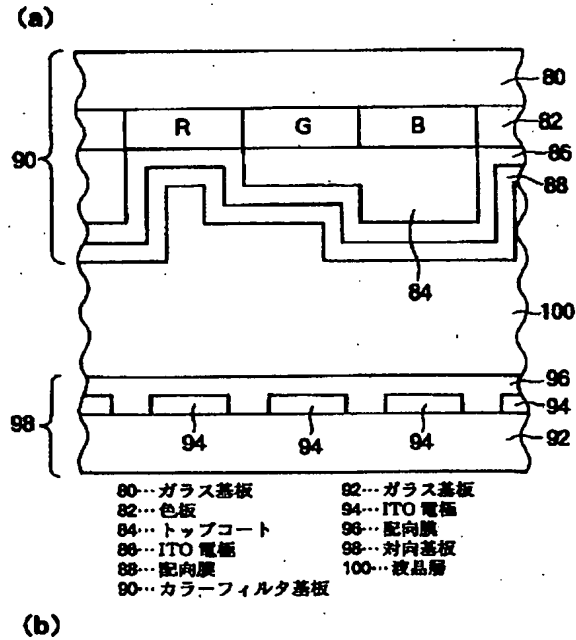
【図 6】

本発明の第 5 の実施例による  
マルチギャップ方式の液晶パネルを示す断面図

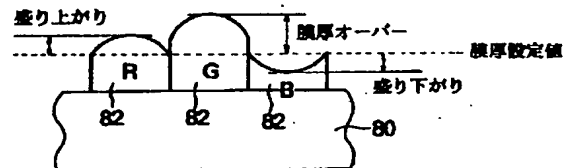


【図 7】

従来のマルチギャップ方式の液晶パネルを示す断面図



(b)



フロントページの続き

(72)発明者 鎌田 豪  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 長谷川 正  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内